

研究室紹介

有田研究室の紹介

有田 五次郎
Itsujiro Arita

九州産業大学 情報科学部 知能情報学科
Department of Intelligent Informatics, Faculty of Information Science, Kyushu Sangyo University
arita@is.kyusan-u.ac.jp, <http://www.is.kyusan-u.ac.jp/~arita/>

1. はじめに

「研究室紹介」を書くことになったが、2003年3月、九州工業大学を定年退官し、九州産業大学情報科学部に赴任した時に有田研究室は一旦閉じられて、今はない。

来年度、2005年4月には第1期生が4年生になり、卒業研究生が配属されて新しい有田研究室が発足することになる。

新しい研究室で何をやっていくかは、配属された学生諸君が何をやりたいかによって決まる。とは言っても、研究室は教員と学生、院生で構成されるのであるから、教員が指導も助言も出来ないようなテーマをやりたいといわれても困る。

そこで、私が今までどんなことをやってきたか、今どんなことに興味を持っているかを知ってもらうことが重要になる。

九州工業大学を定年退官する祭に、恒例により「最終講義」というのをやらされた。その時に使用したPPTスライドをもとに今までどんなことをやってきたか、今興味を持っていることなどについて少し紹介する。

2. ことの始まり

スライド1:

ことは32年前、1972年4月、九州大学大型計算機センターから設立(拡充改組)されたばかりの九州大学工学部情報工学科に移った時に始まる。

大学院終了以来、中央係数施設、大型計算機センターと共同利用計算センターの運営に携わってきたが、専門学科に移り、「有田研究室」を立ち上げることになった。今と同じである。

それまでオペレーティングシステムや運用管理システムなど汎用計算機のシステムプログラムに関する研究を行ってきたが、新しく設立された「情報工学科」にふさわしい研究は何であるか、である。

もちろんオペレーティングシステムに関する研究は将来に渡って重要であるが、情報工学科であるからには「計算機システム」に関する研究が重要である。

当時はLSI技術の黎明期で、マイクロプロセッサがやっ

と世に出始めた時代(Intel 8080:1974年)であった。また、計算センターの運営に関与していて計算機の性能への要求は「限界がない」ことを身をもって感じていた。

そこで、研究の方向を「計算機アーキテクチャ」を中心に、下は「システムハードウェア」、上は「システムソフトウェア」に定め、具体的対象として並列計算機とマイクロコンピュータ応用から始めることにした。

これが現在まで続く「再構成可能ハードウェアの研究」、「高多重並列計算機の研究」につながっていった。

九大情報工学科(1972-1984)

1972年4月 九大工学部情報工学科
学科の立ち上げ(通信工学科の拡充改組)
カリキュラム内容の整備...情報ミニマム
新しい実験...マイクロコンピュータ製作(NEC4ビットマイコン)

新しい研究分野
アーキテクチャ(並列処理)、マイクロコンピュータ応用
UDC: Universal Device Controller
CCA: Channel to Channel Adapter
INC: Intelligent Console
MMCS: Multi Micro Computer System

現在に続く研究:再構成可能ハードウェア
高多重並列計算機

図1 スライド1

3. 再構成可変ハードウェアと関連研究

スライド2、3:

新しいアーキテクチャを考えたとしても、それを作って動かしてみなければその良さも改良点も見つからない。外部に委託して試作するには莫大なお金がかかるが、大学にはそんなお金はない。そこで学生諸君と一緒に自分たちで作ることになる。

ハードウェアの設計と実装には多くのノウハウが必要であり、手間も時間もかかる。このため当時の大学ではハードウェアの作成はほとんど不可能な状況であった。これを可能にしたのが「記憶論理」のアイデアであった。論理回路と真理値表は等価である。真理値表をROM

に書き込んでおき、入力信号で対応する真理値を読み出せば任意の組合せ回路が ROM1 個で実現できる。

例えばスライド 2(図 2) 中の図 1 の ROM が 2 ビット 4 ワードで、内容が表のようになっていれば、この回路は AND、OR の 2 つの論理素子と同等に動作する。

Address	Data1	Data2
00	0	0
01	0	1
10	0	1
11	1	1

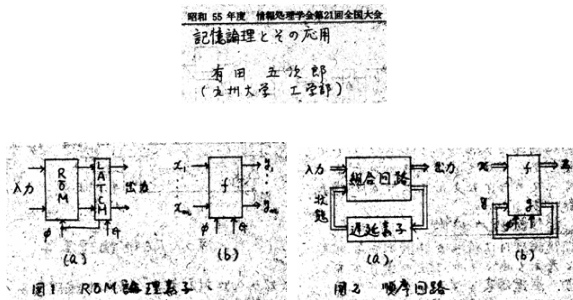


図 2 スライド 2
リコンフィガラブル・ハードウェア
大学でハードウェアを作る…設計・実装が容易
MMCS の回路をメモリ (ROM) で実装
記憶論理 1980 年

また、順序回路は組合せ回路と記憶素子で構成されるから、スライド 2(図 2) 中の図 2 のように任意の順序回路が ROM1 個と LATCH1 個で構成できる。

これは各種の論理素子とフリップフロップで構成されてきたデジタルシステムを、ROM と LATCH のみで構成しようとする全く新しい方式で、デジタルシステムの設計・実装の手間を大幅に減少させることができる。

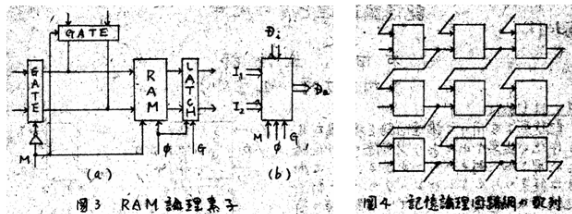


図 3 スライド 3
VLSI 時代の新しいハードウェアデバイス
書き換え可能な ROM を使用
ROM・SRAM の FPGA
1984 年 Xilinx
構造可変の新しいハードウェア
RAM 論理 (論理関数が時間の関数)
成長するハード ???

さらに、スライド 3(図 3) 中の図 3 のように ROM を

書き換え可能な RAM に置き換えると、論理回路の構成が動的に変わる構造可変ハードウェアになり、スライド 3(図 3) 中の図 4 のような RAM 論理素子を多数接続した回路は、学習あるいは成長するハードウェアになる可能性を持つ。1984 年 Xilinx 社から発売された FPGA はまさにこのようなものであり、FPGA 出現以後はこれを利用して研究を進めた。

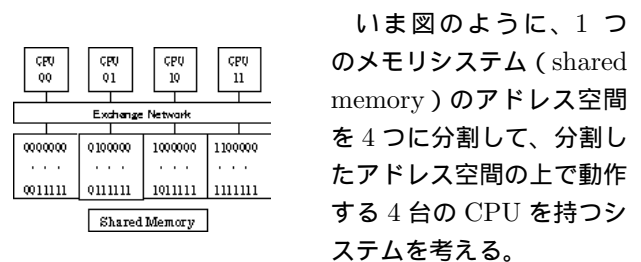
4. 並列計算機と関連研究

スライド 4、5 (図 4, 図 5) :

記憶論理のアイデアにより大学でもハードウェアシステムを作ることが出来るようになった。それでは何を作るか? 計算機の性能向上の方法の行き着くところは、高性能なマイクロプロセッサによる並列処理システムである、との考えの下、階層構造の多重並列計算機に関する研究を行うことにした。今で言うスケーラブルマルチプロセッサシステムである。基本的アイデアは 2 つである。

(1) 待ちなし並列プログラム

ノイマン型計算機は 1 つのメモリシステム (単一アドレス空間) の上で 1 台のプロセッサが逐次的に処理を進めていく。分岐命令 (Branch) はプロセッサの処理 (プログラムの実行) が分岐先に移動することを意味する。



いま図のように、1 つ

のメモリシステム (shared memory) のアドレス空間を 4 つに分割して、分割したアドレス空間の上で動作する 4 台の CPU を持つシステムを考える。

各 CPU はメモリアドレスの上位と同じ Id をもち、全メモリを参照することができるが、プログラムの実行は Id と同じメモリ上でしか行えないものとする。

このようなシステムにおける分岐命令はどのような意味を持つであろうか?
自分に属するメモリ (Id と同じ上位ビットを持つメモリ、ローカルメモリ) 内で分岐する限り通常的分岐動作を行うが、これを外れたアドレスに分岐したときをどう考えるかである。自分はそこを実行できない!

これを、分岐先のアドレスに属する CPU への実行指令と考え、並列分岐 (Parallel Branch、PB) 命令と定義する。

各 CPU は自分のローカルメモリ上のプログラムを独立して実行している。PB 命令がきたとしても現在実行中の処理があればそれが終了するまで実行することは出来ない。そこで、CPU 内に FIFO キュー (先着順待ち行列) を置いて PB 命令を保持しておき、現在実行中の処理が完了したときにこのキューから PB 命令を取り出し実行を開始するタスク切り替え命令 (Exchange Task、

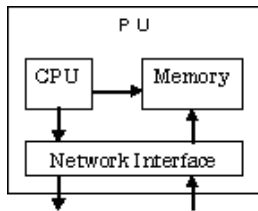
EXT) 命令を定義する。

このようなプロセッサはPC(プログラムカウンタ)をFIFOにすることによって容易に実現でき、このようなCPUで構成された並列計算機は、共有メモリ上に分散配置された並列プログラムを容易に実行できる。

この概念がスライド4(図4)中の図に示してある。(a)が並列プログラムで②、③、④及び⑥、⑦が並列実行可能な処理であり、⑤及び⑧の実行前には前の全処理の完了を待つ必要がある。

これを(c)のように変換して3台のローカルメモリに分散配置して実行すると、各CPUが完全に独立に動作しても(a)と全く同じ実行結果が得られる。これを「待ちなし並列プログラム」よぶ。

(2) 階層構造結合網



我々の計算機は概念的には前の図のように表されるが、実装は図に示すようにCPUとローカルメモリは一体で構成される。従って、Network Interfaceはメモリインタフェースであり、アドレス情報とデータ

を持つ。

各PUはメモリアドレスの上位ビットに相当するシステムアドレス(sad)を持ち、これによって識別される。他PUのメモリへのアクセスはsadとメモリ内のロケーションを指定して行う。

このようなPUをスライド4(図4)中の図2のような階層構造の結合網で接続する。結合網の各ノードはsadの値によって行く先を切り替えるスイッチである。

情報処理学会第25回(昭和57年後期)全国大会
階層構造高多重並列計算機
HYPHENシステムについて
有田 五次郎 末吉 敏則
九州大学

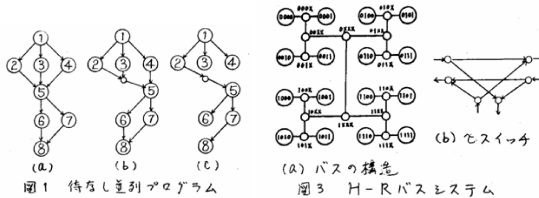


図4 スライド4
階層構造マルチプロセッサシステム HYPHEN
1982年

この結合網をHR - Bus(Hierarchical Routing Bus)と呼び、HR - Busで結合された並列計算機をHYPHEN(Highly Parallel Processing system on Hierarchical Exchanging Network)システムと呼んだ。

スライド5(図5)はこのアイデアに基づいて1983年に作製した並列計算機実験システムHYPHEN C - 16

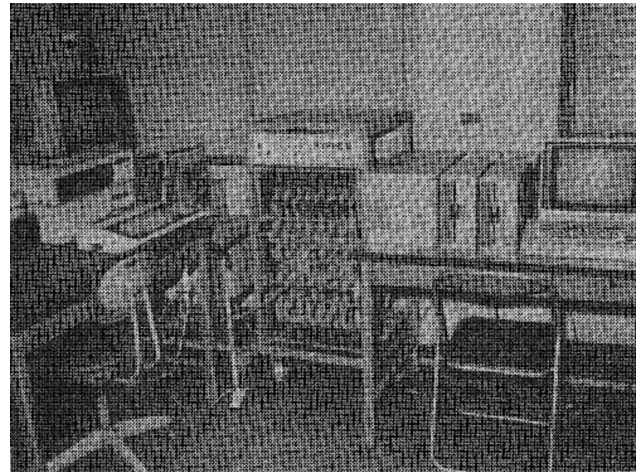


図5 スライド5
HYPHEN C-16 Z80 16台
回線結合のメモリ共有型並列計算機
分散共有メモリ型クラスタ計算機のモデル

である。この計算機は今で言う「ソフトウェア DSMのクラスタコンピュータ」である(多分世界最初の)。

HYPHENシステムは、同じ構造の繰り返しというその構成原理からいくらかでも大きなシステムを構成することができる。つまり今で言う「スケーラブル」の概念を持っている。HYPHENの名前は“-”(ハイフン)でつなぐように簡単に計算機をつないでいけるという意味を込めた命名である。

スライド6(図6):

HYPHENの研究を開始した時代は、アーキテクチャの分野ではノイマン型アーキテクチャを超えるものとして、データフロー計算機、推論型計算機(いわゆる第5世代計算機)の研究が主流を占めていた。

また、計算機のデータ伝送路(Bus)に関しては、ベクトル計算機に代表されるようにアクセス時間(レイテンシ)をなるべく短く、伝送能力(スループット)をなるべく高くする方向で研究されていた。

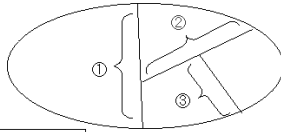
HYPHENの主張は全く異なり、ノイマン型計算機の拡張と従来のBus能力で高多重並列計算機を構成するというものである。

これの根拠がスライド6のA「分散アルゴリズムの仮説」とB「モジュール分割の仮説」である。

階層構造メモリ共有型並列計算機の有用性に関する
2つの仮説

A 分散アルゴリズムの仮説

B モジュール分割の仮説
B' 局所性の仮説



時間を忘れて学生と遊ぶのは楽しい

アーキテクチャは思想である
大学の力不足
企業の大学に対する信頼性のなさ

図 6 スライド 6

仮説 A は次のことを主張している。

我々が「当面」手に入れることができる問題解決の手法は「アルゴリズム」である。すべての情報処理はアルゴリズムを見つけないと実行できない。ヒューリスティクス、学習、推論なども、結果が予測できないだけで処理内容はアルゴリズムとして与えられる。
アルゴリズムを高速に実行する手段は並列処理であり、並列処理は分散アルゴリズムの実行である。従ってアルゴリズムの最も効率の良い実行手段であるノイマン型計算機の並列化が、最も良い情報処理の効率化の手段である。

もちろんこれには保留条件がつく。ここに述べたものはいわゆる「論理的情報処理」が対象である。例えば網膜内で行われているであろう輪郭検出のための微分操作、聴覚細胞による非線形処理、右脳で行われるとされるパターン処理、水晶体による光学的並列処理などはアナログデータ処理を含む全く異なった並列情報処理メカニズムによって実現されるのであろう。

さて、階層構造の通信路に関しては root (通信路の頂点) におけるボトルネックが問題とされる。これに対して仮説 B は次のように主張する。

この世に存在する巨大なシステムはすべて階層的に構成されており、これを 2 分割するとき、最小のインタフェース幅をもつ分割が存在する。分割されたシステムもまた巨大システムであるからこれも最小のインタフェース幅を持つシステムに分割できる。このように分割した時のインタフェース幅は、システムがどんなに大きくなっても一定値を超えない。

計算機による問題解決は現実のシステムの数理モデルによるシミュレーションである。現実のシステムが階層的に構成されており、そのインタフェース幅が一定値を超えないならば、数理モデルも階層的に構成され、階層間のデータ参照量も一定値を超えない。

この仮説が成り立てば階層構造の通信路の root はボトルネックにはならず、HR - Bus は必要なだけ PU を増加させることができる完全にスケラブルな通信路である。

この仮説は本当に成り立つのであろうか？

宇宙は銀河系 - 恒星系 - 惑星系 - 惑星 - 物質 - 分子 - 原子 - …、人体は部位 - 器官 - 組織 - 細胞 - …、計算機は機能モジュール - 論理回路 - 電子回路 - …、企業は社長 - 役員会 - 部 - 課 - 係 - 係員、世界の気象は地域の気象 - 地方の気象 - 局所の気象 - 地点の気象 (空気の振る舞い)、大量のソートは部分ソート - 部分ソート - 2 数の並べ替え、… などなど。

これら各階層における構成要素の機能、動作は下位レベルの構成要素の機能、動作によって決定されるが、その内部での振る舞いを知る必要はない。

例えば計算機の機能モジュールの動作は、構成要素の論理素子の 0、1 レベル動作が分かればよく、論理素子を構成する電子回路の動作を知る必要はない。VLSI プロセッサの論理動作のシミュレーションは数千万の電子回路の動作のシミュレーションを伴うが、機能モジュールの動作を決定するためには論理回路レベルのデータを参照すればよく、下位層の電子回路レベルの膨大なデータを参照する必要はない。

学生諸君とこのような議論をしながら物を作っていくことは実に楽しいことである。新しい研究室もそのようなものになればよいと思う。

記憶論理に始まる再構成可能なハードウェアに関する研究、HYPHEN に始まる高多重並列計算機に関する研究はそれ以後も続けてきたが、現在においてもまだアーキテクチャ分野の重要研究テーマである。今後も続けていく必要のある研究である。

5. 現在興味を持っていること

スライド7

今までやってきたこと…多くの後継者

現在興味を持っていること

○インテリジェントネットワーク

個人の特徴に応じて賢くなるネットワーク

○fopol工学

robot 環境に働きかける実態

fopol 環境としてのロボット

ロボットを裏返し人間の環境にする
宇宙服の内部、VRの拡張

・四次元ポケット、どこでもドア

・介助環境

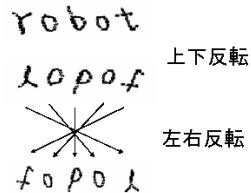


図7 スライド7

「昔語り」をしているうちに紙数がなくなってしまった。現在興味を持っていることについて簡単に触れる。

(1) インテリジェントネットワーク

現在のインターネット環境は情報の洪水であり、誰が検索しても同じ応答をする。同じキーワードでも個人によって必要な情報は異なる。個人の特性に応じて情報が出てくるようなネットワーク環境は出来ないか？

(2) fopolに関する研究

Robotは外界に働きかける実体である。Robotを裏返しにて、人間に働きかけるようにした実体は非常に有用な道具になるのではないか？